拒絶査定

03-27-2001

特許出願の番号

平成10年 特許願 第369011号

起案日

平成13年 3月15日

特許庁審查官

堀田 和義

8840 5M00

発明の名称

半導体装置

特許出願人

株式会社日立製作所

代理人

作田 康夫

この出願については、平成12年 7月18日付け拒絶理由通知書に記載した 理由 A によって、拒絶査定する。

なお、意見書及び手続補正書の内容を検討したが、拒絶理由を覆すに足りる根拠が見いだせない。

備考

[請求項1、3、4、5、6、7、8、10、11、12、13、14、15、 16、17、19、20に対して]

出願人は、意見書において、本願発明は、同じ導電型の複数のMOSFETに対して基板バイアス電位を共通に印加しているのに対して、引用発明1は、各MOSFET毎に基板バイアス電位を印加している点で相違する旨述べ、本願発明の特許性を主張している。

しかしながら、複数の相補型MOSFETを含む半導体装置において、同じ導電型の複数のMOSFETに対して基板バイアス電位を共通に印加する技術思想は、例えば、特開昭58-211391号公報(第6図、第7図)、特開昭59-153331号公報(第7図)に記載されているように周知である。

続葉有

上記はファイルに記録されている事項と相違ないことを認証する。 認証日 平成13年 3月19日 経済産業事務官 長谷川 守

続 葉

また、出願人は、意見書において、本願発明は、同じ導電型の複数のMOSFETの基板バイアス電位を一括して制御することにより、素子面積の増大やコストの増加を招くことがないとい効果を奏する旨述べているが、そのような効果を奏することは、出願当初の明細書又は図面に記載されていない。

[追記]

審判請求時には、特開昭63-229848号公報の存在にも留意されたい。